1 Introdução

A demanda por desempenho e flexibilidade dos equipamentos de rede tem crescido a cada dia, principalmente como consequência do grande aumento de tráfego em redes como a Internet. Por este motivo, nos últimos anos, as pesquisas envolvendo processadores específicos para equipamentos como roteadores e switches têm aumentando significativamente, tanto na indústria quanto na academia. Uma das tecnologias recentemente utilizadas baseia-se nos chamados *processadores de rede (Network Processors-NPs)*, cuja proposta baseia-se em arquiteturas com múltiplas unidades de processamento capazes de oferecer uma vazão elevada na execução de várias das funções de um protocolo (Kounavis et al., 2003). Este novo segmento de processadores específicos ganhou popularidade junto às principais indústrias nesta área a partir de meados da década de 1990. As principais características que os diferenciam em relação aos demais processadores dizem respeito à existência de facilidades voltadas ao aumento do desempenho da comutação e à qualidade de serviço (QoS) a ser fornecida. Nesse contexto, os NPs tem sido utilizados para implementar, de forma mais eficiente, mecanismos ligados ao controle de congestionamentos, tratamento de erros, reenvio de pacotes, balanceamento de carga, entre outros.

1.1. Objetivos

O principal objetivo deste trabalho é descrever uma ferramenta de emulação que permita a experimentação com arquiteturas que sigam o paradigma das arquiteturas baseadas em processadores de rede. O projetista (ou “experimentador” de uma arquitetura) poderá, a partir do conjunto de bibliotecas fornecido, definir todos os componentes envolvidos na emulação de uma máquina virtual baseada em um processador por ele especificado. A

proposta da implementação, dentro do contexto direcionado ao processamento de protocolos, permitirá emular arquiteturas existentes e novas, criando assim condições propícias a sua avaliação.

A ferramenta implementada consiste de uma biblioteca de componentes de software genéricos que permite emular diversos componentes de hardware tais como memórias, registradores, unidades de controle, unidades lógico-aritméticas etc. A partir de configurações em parâmetros desses componentes de software e da interligação entre eles, pode-se gerar arquiteturas capazes de executar um programa no código próprio da máquina virtual emulada e, dessa forma testar sua funcionalidade, bem como obter algumas medidas iniciais e comparativas de desempenho, tal como, o número de ciclos de instrução gasto na execução de um determinado programa.

Pretende-se, com a ferramenta desenvolvida, fornecer ao usuário envolvido no projeto de uma determinada arquitetura, as condições de definir e parametrizar os componentes de hardware que pretende emular, implementando assim a sua máquina virtual (VM). A VM implementada a partir da biblioteca terá todo um conjunto de instruções, com seu formato definido e especificado pelo projetista, e será capaz de implementar toda a semântica atribuída a cada instrução. O usuário poderá especificar a sintaxe das palavras que formam cada instrução de máquina e suas partes e todos os demais detalhes necessários como o tamanho da palavra, formas de leitura e escrita, endereçamento, número de registradores e outros componentes que se fizerem necessários. Posteriormente, a máquina virtual obtida a partir de uma determinada configuração poderá ser exercitada por um ou mais programas escritos na linguagem de máquina própria dessa VM.

Também está prevista, no âmbito da arquitetura proposta, a possibilidade de desenvolvimento de compiladores que possam ser utilizados para processar programas definidos em linguagens de mais alto nível, específicas do domínio de redes e protocolos de comunicação. A implementação desses compiladores, no entanto, está fora do escopo desse trabalho.

1.2. Organização da Dissertação

Neste primeiro Capítulo apresenta-se um enquadramento do trabalho e uma exposição de seus objetivos. No segundo Capítulo são apresentados os

trabalhos relacionados à área de estudo de processadores de rede, com o intuito de permitir ao leitor se familiarizar com essas novas tecnologias. No Capítulo 3 são apresentados detalhadamente todos os conceitos relacionados à implementação da Biblioteca desenvolvida, foco principal deste trabalho. No Capítulo 4 são apresentados, em detalhes, três estudos de casos de máquinas virtuais construídas a partir de processadores distintos. O primeiro utiliza, um processador hipotético criado apenas para demonstrar, de forma simplificada, a utilização da ferramenta. O segundo ilustra o desenvolvimento de um processador comercial de uso geral – o MCS85 (Kleitz, 1997). Por fim, o terceiro estudo trata de uma arquitetura baseada em um processador de rede específico da família IXP (INTEL IXP1200XX, 2001): o núcleo ARM (ARM, 2000) do IXP. Finalmente, no Capítulo 5 apresentam-se as conclusões do trabalho, com uma avaliação no âmbito do seu foco na área de processadores de rede, assim como as perspectivas de trabalhos futuros que podem ser realizados, a partir dos resultados deste trabalho.