

5 Conclusões e Contribuições Esperadas

A contribuição efetiva deste trabalho está na criação de uma ferramenta para a implementação de uma plataforma que facilita as pesquisas com novas arquiteturas para o processamento de protocolos de rede. O tipo de experimentação que pode ser conduzida permite criar condições propícias para estimativas de avaliação das funcionalidades envolvidas no hardware de diferentes arquiteturas como as de Processadores de Rede, por exemplo.

Um roteiro completo da utilização da biblioteca desenvolvida foi apresentado, onde se mostrou ser possível, por exemplo, utilizar a ferramenta para quantificar a quantidade de ciclos de instruções gastos para executar uma determinada operação ou instrução (na implementação é determinada o número de ciclos que cada instrução executa individualmente), ou modelar alguma arquitetura com um número de variável de registradores, cada um deles, com tamanhos que também podem variar, conforme as necessidades do projetista.

Três cenários de uso distintos foram montados com o intuito de verificar a generalidade e aplicabilidade das bibliotecas propostas e implementadas. O primeiro deles, a implementação de uma arquitetura de testes, cuja finalidade foi a de auxiliar o desenvolvimento da biblioteca. O segundo estudo de caso, baseado em um processador antigo da Intel (o 8085), serviu para mostrar a generalidade da biblioteca sem a necessidade de recursos demasiadamente complexos. Finalmente, o terceiro caso, já voltado ao objetivo final do trabalho, permitiu ilustrar que a mesma biblioteca pode ser utilizada em situações reais de emulação de máquinas voltadas ao processamento de protocolos, como são as máquinas baseadas nos processadores Intel ARM (ARM, 2000) e toda a linha Intel IXP.

O resultado dos experimentos realizados com a implementação dos cenários contidos nos estudos de casos apresentados no Capítulo 4 mostrou que, ao utilizar a biblioteca fornecida, a Máquina Virtual (VM) de ambos os casos pôde ser parametrizada de tal forma que se torna possível definir operações e arquitetura em tempo de validação da arquitetura emulada, proporcionando mais flexibilidade ao usuário que testa a arquitetura.

Foi realizada uma implementação fazendo uso das ferramentas Flex (Lex) e Bison (Yacc) para Microsoft Visual C++ 6.0, onde a VM (classe CPUcore) foi tratada de tal forma a tornar possível definir os “opcodes” durante o desenvolvimento de uma nova arquitetura a ser emulada, proporcionando grande flexibilidade ao usuário que testa a arquitetura. No projeto apresentado, o usuário pode emular a arquitetura fazendo referência aos *opcodes* das instruções definidas previamente, podendo dessa forma, definir a sintaxe das instruções que irá utilizar, ressaltando que mesmo neste caso, o seu escopo maior será a biblioteca de funções básicas definidas e incluídas na implementação desta ferramenta.

O resultado dos experimentos realizados com a implementação do cenário contido nos estudos de caso apresentados no Capítulo 4 mostrou o surgimento de inúmeras dificuldades, dentre as quais podemos destacar, a dificuldade de aprendizado no uso das ferramentas Flex e Bison e a complexidade da implementação da ferramenta para propiciar a possibilidade do uso de templates, que eram fundamentais no escopo do desenvolvimento desse trabalho.

Outro problema encontrado durante o desenvolvimento foi dimensionar a complexidade do desenvolvimento da ferramenta no início dos trabalhos. Inicialmente a solução que foi pensada em termos de implementação, projetando um software que fosse genérico para qualquer *Network Processor* que se desejasse implementar. Ocorre que, nessa fase de desenvolvimento, não se possuía uma visão mais detalhada do problema que seria atacado, em função da complexidade de lidar com a especificidade encontrada nos Processadores de Rede, o que levou a uma solução que tornou a ferramenta excessivamente genérica, já que foi preciso prever vários fatores que teriam que ser abordados na solução envolvida. Dessa forma, o resultado foi uma aplicação de concepção bem genérica, e não voltado especificamente para o desenvolvimento apenas de processadores de rede.

Este trabalho não discutiu os problemas relacionados ao desempenho da emulação pela ferramenta desenvolvida. Trabalhos futuros poderão avaliar essas questões de desempenho.

Por fim, foi deixado a cargo de trabalhos futuros a discussão sobre a extensão do uso dessa ferramenta, já que foi possível com esse trabalho, apenas dar início à idéia de emulação de Processadores de Rede, havendo ainda boas oportunidades e caminhos a percorrer na exploração desse tema.